

● 微細化・低電圧化指向

RF・アナログ集積回路技術の研究開発

CMOSデバイスの微細化に伴う高性能化をうまく回路性能に活かすことのできるRF・アナログ集積回路技術の研究開発の状況を報告する。本報告では、無線通信用途に焦点を当て、低雑音増幅器、ミキサなどのRF回路、A/D変換器に代表されるアナログ回路に関する研究成果を述べる。

1. はじめに

近年、無線通信の急速な技術進歩に従い、通信機器に内蔵される集積回路にもさらなる微細化、高速化、低消費電力化が望まれている。現在、このような要望に応える技術として、微細化による性能向上が期待できるCMOS RF回路技術の研究開発が盛んである。ITRS2007(International Technology Roadmap for Semiconductors, 2007 Edition)によれば、低動作電力デジタル回路の電源電圧が2016年に0.5Vにまで低下することが予想され、RF・アナログ回路についても0.5V程度までは低下する可能性がある。このような技術動向を鑑みて、電源電圧0.5V以下を目標として、無線通信用途に焦点を当て、微細CMOSデバイスの性能を活かすことのできるRF・アナログ集積回路技術の研究開発を目指している。

平成21年度の主な研究成果を以下に述べる。

2. 0.5V動作Feedforward Δ - Σ A/D変換器^[1, 2]

キャパシタによる浮遊電圧源(SC-FVS, Switched Capacitor Floating Voltage Source)と順方向ボディ・バイアスにより低電源電圧でも高速セトリング可能なCMOSインバータで構成されたオペアンプを用いて、0.5V電源電圧動作4次Feedforward Δ - Σ A/D変換器を180nm CMOSプロセスで開発した(図1(a)参照)。78kHzの周波数帯域の信号を10MS/sでオーバーサンプリングした際に、71dBのSNDRが得られた(図1(b)参照)。この時の消費電力は860 μ Wであった。

3. 低電圧動作可変負荷ミキサの開発^[3]

微細化に伴い、低電源電圧動作と小面積化の両立がRF回路にも求められている。今回、南開大学(中

国)との共同研究で、2段縦積み構造による低電圧動作を特長とする可変負荷ミキサを開発した(図2(a)参照)。180nm CMOSプロセスで、1V電源電圧、2.4GHz RF入力のダウンコンバージョン・ミキサとして、この回路を設計、試作し(図2(b)参照)、4.6dBmのIIP3という良好な線形性を1V電源電圧下でも有することを実証した。より微細なCMOSプロセスを用いることで、より良い性能をもつことが期待される。

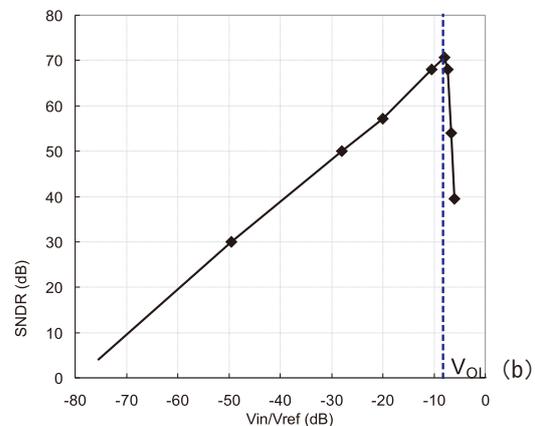
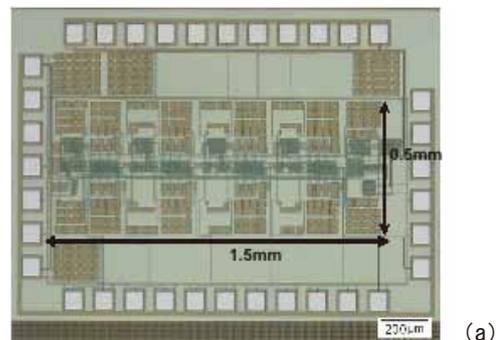


図1 0.5V動作Feedforward Δ - Σ A/D変換器の (a)チップ写真と(b)SNDR測定結果(180nm CMOSプロセス使用)

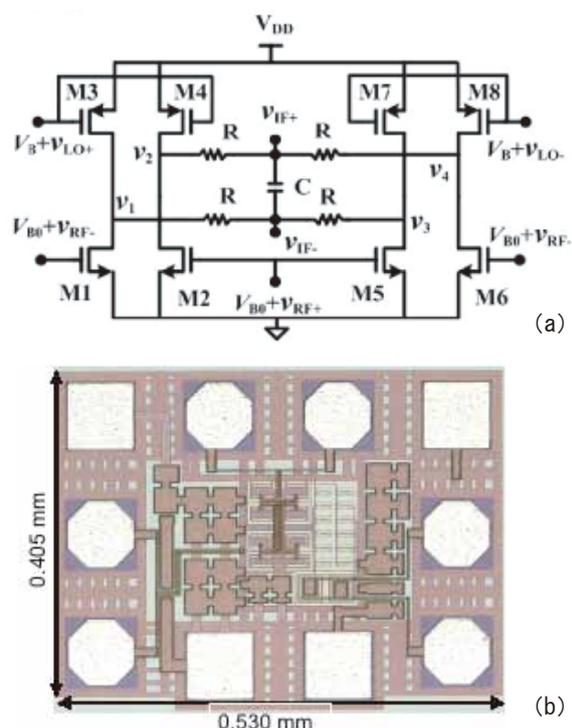


図2 1V動作2.4GHz 可変負荷ミキサの(a)回路図と (b) チップ写真(180nm CMOSプロセス使用)

4. チャネル・フィルタ搭載Zero-IFフル・セグメント ISDB-T CMOS チューナICの開発^[4]

民間企業との連携により、Zero-IF方式を採用したISDB-T準拠フル・セグメント用地上波デジタル放送用TVチューナICを0.25 μ m RF-CMOSプロセスを用いて開発し(図3参照)、ワイドレンジ(92dB)と低電力(528mW@3.3V)を達成した。外部素子であるSAWフィルタ2段の代わりに10次フィルタを用いてIC上に同等機能を搭載した。このフィルタの低電力化のため、1段のみの利得段で構成し素子数を削減した。これにより開ループ利得が低下しフィルタ特性の帯域内リップルが増加するが、一部の容量をデジタル的に補正可能な容量アレイとして追加しリップル調整機能を搭載することで対応した。

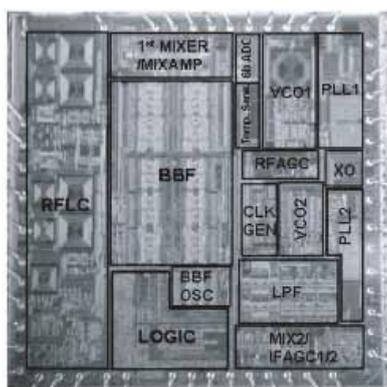


図3 Zero-IFフル・セグメント ISDB-T CMOS チューナICのチップ写真(0.25 μ m CMOSプロセス使用)

5. まとめ

以上、微細化・低電源電圧化に向けたRF・アナログ集積回路技術の研究開発における平成21年度の主な研究成果を述べた。将来の電子デバイスのナノスケールまでの微細化に向けた研究開発が国内外で積極的に進められているが、それに対応するような回路・システム技術の研究開発が求められている。このような背景の下、今後も微細デバイスの特性をうまく活用した革新的な集積回路技術を創出していきたいと考える。

参考文献

- [1]J. Wang, T. Matsuoka, and K. Taniguchi, "A 0.5 V Feedforward Delta-Sigma Modulator with Inverter-Based Integrator," the 35th European Solid-State Circuits Conference, Sep. 14-18, 2009, Athens, pp. 328-331.
- [2]T. Matsuoka, J. Wang, T. Kihara, H. Ham, and K. Taniguchi, "Low-Voltage Wireless Analog CMOS Circuits toward 0.5 V Operation," IEICE Trans. Fundamentals, Vol. E93-A, No. 2, pp. 356-366, Feb. 2010.
- [3]B. Wei, Y. Dai, J. Wang, T. Matsuoka, and K. Taniguchi, "Design of a low-voltage CMOS mixer based on variable load technique," IEICE Electronics Express, Vol. 7, No. 7, pp. 473-479, 2010.
- [4]T. Kamata, K. Okui, M. Fukasawa, K. Tanaka, C. Go, N. Motoyama, T. Matsuoka, and K. Taniguchi, "528mW Zero-IF Full-segment ISDB-T CMOS Tuner with 10th-order Channel Filters," 2009 Symposium on VLSI Circuits, June 16-18, 2009, Kyoto, pp. 276-277.